

IZBOR METODA SINHRONIZACIJE SIGNALA U SOFTVERSKOM GPS PRIJEMNIKU

Sokolović S. *Vlada*, Vojna akademija, Katedra logistike,
Beograd,

Oklopdžija N. *Milan*, Institut „Mihajlo Pupin“, Beograd,

Marković B. *Goran*, Elektrotehnički fakultet Univerziteta
u Beogradu, Katedra telekomunikacija, Beograd

UDK: 007:528.28]:004

Sažetak:

U radu su prikazani kritička analiza toka obrade signala u softverski realizovanom GPS prijemniku i kritičko poređenje različitih arhitektura za obradu signala u okviru GPS prijemnika. Najpre je prikazan model softverskog prijemnika. Na osnovu prikazanog modela realizovan je prijemnik u programskom paketu MATLAB u kome su izvršene simulacije obrade signala. Cilj rada je da pokaže prednosti i nedostatke pojedinih metoda sinhronizacije signala u prijemniku, i predloži prihvatljivo rešenje za moguću implementaciju. Celokupna obrada signala izvršena je na signalu L1 i podacima prikupljenim pomoću ulaznog kola SE4110. Akvizicija signala realizovana je metodom ciklične konvolucije. Radi uporednog prikaza karakteristika pojedinih metoda sinhronizacije (praćenje) signala, prikazani su modeli ealrli-late DLL (Delay Lock Loop), TDL (Tau Dither Loop) i Costas-ove PLL (Phase Lock Loop) petlji praćenja sinhronizacije signala. Na osnovu izvršene analize i prikupljenih podataka, predložen je najprihvatljiviji metod praćenja signala za implementaciju u softverskom GPS prijemniku. Takođe, prikazan je uticaj pojedinih parametara petlji praćenja na sinhronizaciju signala. Nakon izdvajanja bita navigacionih podataka predložen je i NDA (Non-data-aided) algoritam za dodatnu sinhronizaciju detektovanih bita s ciljem njihove pravilne detekcije i brzog pozicioniranja prijemnika.

Ključne reči: GPS, softverski prijemnik, praćenje signala, sinhronizacija bita, DLL, TDL, PLL.

Uvod

Razvoj prvih GPS (Global Positioning System) prijemnika zasni-
vao se na analognoj tehnologiji prijema i obrade signala. Savre-
mena tehnologija omogućila je razvoj brzih mikroprocesora, što je pozitiv-
no uticalo i na razvoj tehnologije izrade GPS prijemnika.

Povećanje fleksibilnosti i smanjenje cene GPS uređaja za komercijalnu upotrebu, uključujući i mobilne uređaje, moguće je ostvariti primenom tehnologije softverskog radija (SDR, Software Defined Radio). Primenom SDR ostvaruje se mogućnost zamene pojedinih hardverskih komponenti u GPS prijemniku.

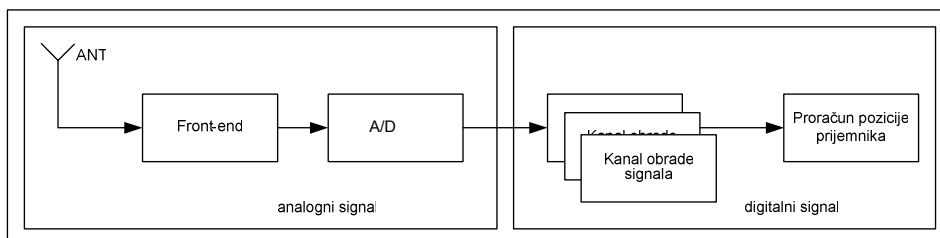
Obrada signala u okviru SDR realizuje se pomoću programabilnih DSP (Digital Signal Processing) ili FPGA (Field Programmable Gate Array) kola, što omogućava jednostavnu promenu algoritama digitalne obrade signala i jednostavnu promenu parametara prijemnika.

Osnovni cilj ovog rada je da se analizira sinhronizacija signala u softverski realizovanom GPS prijemniku. Na osnovu analize različitih metoda praćenja sinhronizacije, dobijeni rezultata su poređeni a predložen je i najprihvatljiviji metod za implementaciju u softverskom GPS prijemniku. Takođe, predložen je i algoritam dodatne sinhronizacije bita navigacione poruke s ciljem što pravilnije detekcije bita.

Analiza postupaka praćenja sinhronizacije signala izvršena je primenom stacionarnog prijemnika na signalu L1. Softverski GPS prijemnik, korišćen u ovom radu, realizovan je primenom programskog paketa MATLAB, u kome je i simuliran tok obrade signala. Signal sa satelita primljen je pomoću ulaznog kola SE4110, sa baferom veličine 600 Mb.

Model softverskog GPS prijemnika

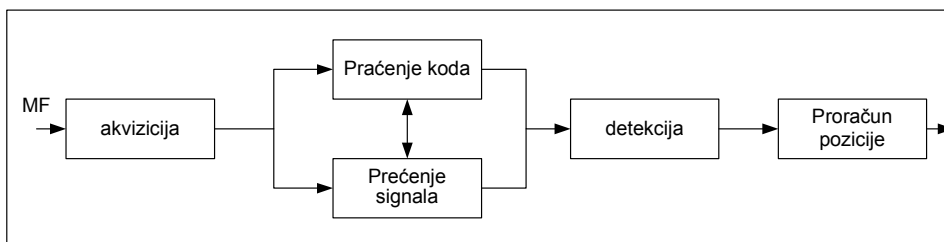
Blok šema softverskog GPS prijemnika prikazana je na slici 1.



Slika 1 – Blok šema softverskog prijemnika
Figure 1 – Block diagram of software receivers

Prijemnik je realizovan kroz dva osnovna bloka. Blok u kome se obrađuje analogni signal i blok u kome se obrađuje digitalni signal. Prvi blok realizuje se fizički i služi za prihvatanje signala sa satelita, filtriranje, spuštavanje signala na MF i konverziju u digitalni oblik. U drugom bloku vrši se akvizicija GPS signala, praćenje sinhronizacije, detekcija, dekodiranje i proračun pozicije prijemnika. Drugi blok realizuje se softverski. U radu je korišćeno ulazno kolo SE4110, izrađeno u ASIC tehnologiji, pomoću koga su prikupljeni podaci za obradu.

Nakon ulaznog kola, gde se signal digitalizuje, sledi softverska obrada signala. Blok šema softverskog dela prijemnika prikazana je na slici 2.



Slika 2 – Blok šema obrade signala u softverskom delu prijemnika
Figure 2 – Block diagram of the signal processing software in the receiver

Radi detekcije navigacionih podataka prijemnik mora najpre da obezbedi detekciju prisustva GPS signala. Kada se ustanovi prisustvo signala procesom akvizicije neophodno je odrediti učestanost nosioca i Dopplerovu učestanost (f_d), kao parametre neophodne za dalji proces obrade signala. Promenljiva vrednost učestanosti nosioca posledica je kretanja prijemnika i satelita. Brzina kretanja satelita iznosi oko 929 m/s i glavni je uzročnik nastajanja Doppler-ovog pomeranja učestanosti nosioca. [1]

Na osnovu prethodne jednačine za stacionarne prijemnike opseg pretraživanja f_d uzima se u granicama ± 5 kHz. Ukoliko se prijemnik nalazi na avionu tada se opseg pretraživanja kreće u granicama ± 10 kHz jer brzina kretanja aviona ima znatan uticaj na učestanost signala. Na ulaz bloka akvizicije dovodi se signal nakon A/D konverzije u ulaznom kolu, na MF učestanosti, pri čemu u sebi sadrži signale sa više satelita. Svi ti signali modulirani su različitim C/A kodom pri čemu je početak svakog bloka C/A koda različit, kao i f_d nosioca u svakom od signala. Zadatak bloka akvizicije jeste da prepozna signal sa svakog od satelita, odredi početak sekvence C/A koda, utvrdi učestanost nosioca i fazu C/A koda.

Demodulacijom signala nastaje BPSK (*Binary Phase Shift Keying*) modulisan signal kome je relativno lako odrediti učestanost. Ova dva podatka, učestanost i početak sekvence C/A koda, prosleđuju se u blok sinhronizacije signala kao početni elementi podešavanja kola sinhronizacije.

Osnovne karakteristike GPS signala

Satelit emituje GPS signal na dve učestanosti, L_1 (1575.42 MHz) i L_2 (1227.6 MHz), od kojih je učestanost L_1 primarna, a učestanost L_2 sekundarna, korišćenjem CDMA (*Code Division Multiple Access*). Signali L_1 i L_2 modulirani su signalima proširenog spektra, koga čine jedinstvena pseudoslučajna PRN (*PseudoRandom Noise*) [1] sekvenca i navigaciona

poruka. Na taj način, primenom CDMA tehnike (tehnika izdvajanja signala sa kodnom raspodelom), moguće je izdvojiti i detektovati signal sa odgovarajućeg satelita. U toku praćenja jednog signala, sa satelita koji se nalazi u vidnom polju GPS prijemnika, pomoću CDMA tehnike, GPS prijemnik generiše PRN sekvencu satelita koji se prati, uzimajući u obzir Doppler-ov efekat [1], [3].

Učestanost L_1 modulisana je pomoću dva PRN koda: prosti/akvizicioni *C/A* (*Coarse/Acquisition*) kod i precizni kod *P*-kod (*Precision code*). *C/A* kod namenjen je za početnu akviziciju signala i omogućava grubo određivanje pozicije GPS prijemnika. Precizni kod rezervisan je za institucije vlade SAD. Pored navedenih PRN kodova, modulacija signala L_1 , vrši se i sa podacima koji predstavljaju navigacionu poruku.

Akvizicija GPS signala

Digitalnom signalu koji se dovodi u softverski deo prijemnika iz ulaznog kola, najpre treba odrediti osnovne parametre, učestanost, i fazu koda. Ovi parametri predstavljaju inicijalne elemente petlji praćenja sinhronizacije signala. Početna sinhronizacija signala u ovom radu izvršena je metodom ciklične konvolucije.

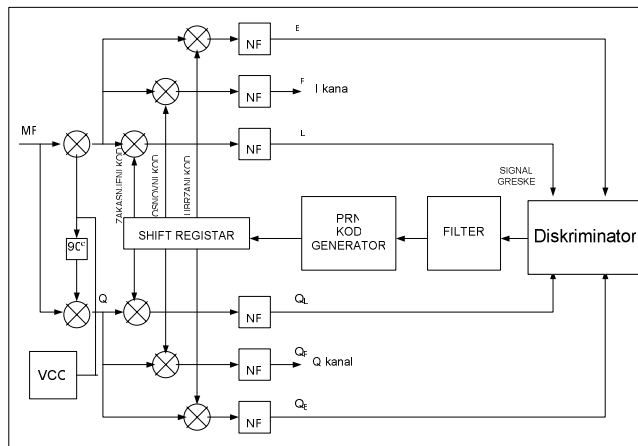
Praćenje sinhronizacije GPS signala

Proces praćenja sinhronizacije signala sledi nakon inicijalne sinhronizacije, odnosno akvizicije signala. U toku praćenja teži se smanjenju fazne razlike i održavanju lokalno generisanog signala na učestanosti dolaznog signala.

Radi izbora povoljnije metode praćenja signala u softverskom GPS prijemniku biće upoređene petlje praćenja faze koda u osnovnom opsegu i petlje praćenja učestanosti signala nosioca. Sinhronizacija *C/A* koda biće analizirana kroz (*Delay-Lock Loop*, DLL) i (*Tau-Dither Loop*, TDL). Sinhronizacija učestanosti signala nosioca analizirana je pomoću (*Frequency Lock Loop*, FLL), Costas-ove petlje praćenja (*Phase Lock Loop*, PLL).

Praćenje sinhronizacije C/A koda DLL petljom

Blok šema DLL za praćenje sinhronizacije u osnovnom opsegu učestanosti prikazana je na slici 3. Petlja se sastoji od množača, integratora, generatora signala na učestanosti nosioca, (lokalnog oscilatora, LO) i naponski kontrolisanog oscilatora PRN sekvence [2].



Slika 3 – Blok šema petlje praćenja koda sa šest korelatora
 Figure 3 – Block diagram of the code tracking loop with six correlates

Signal koji je doveden na ulaz DLL petlje najpre je pomnožen lokalno generisanom replikom signala na učestanosti nosioca. Pri generisanju replike, kao inicijalne vrednosti, preuzeti su podaci iz prethodnog stepena obrade, akvizicije.

Signal replike koji se dovodi u množać generisan je u nekoj od petlji praćenja sinhronizacije učestanosti nosioca. Nakon množenja signal se deli u dve grane *early* i *late*. PRN generator generiše signale koji su fazno pomereni tako da postoji signal koji prednjači, koji kasni i signal u fazi.

Na osnovu signala iz pojedinih grana u diskriminatoru se formira signal greške koji služi za korekciju faze u generatoru PRN. Ukoliko se postigne usklađenje koda replike i signala ulaza, na izlazu korelatora postiže se maksimum korelacije. Ukoliko to nije slučaj faze replike koriguje se za 1/2 čipa tako da jedan signal kasni za 1/2 čipa a jedan prednjači za 1/2 čipa.

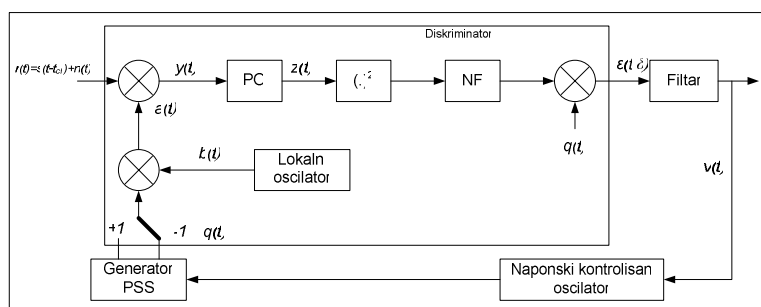
Ukoliko je lokalno generisani signal nosioca u fazi sa ulaznim, celokupna energija signala nalazi se u I grani. Ukoliko postoji fazna razlika energija prelazi između I i Q grane kola. Na ovaj način najpre se usklađuju faze, odnosno učestanosti signala nosioca a zatim se pristupa praćenju faze koda.

U slučaju smanjenja odnosa signal–šum prijemnik radi i sa većom razlikom čipova u korelatoru da bi mogao da održi praćenje signala i da spreči mogućnost prekida praćenja. Za grešku od ±1.5 čipa na ulazu daje korektan signal greške i omogućava praćenje signala u ovim granicama. Van granica greške od ±1.5 čipa postaje nestabilan. U savremenim prijemnicima pomeranje faze čipa manje je od 1/2 čipa radi postizanja bolje rezolucije. Jednosmerna komponenta signala na izlazu diskriminatora iznosi [4].

$$D_{\Delta} \cong R_c \left[\left(\delta - \frac{\Delta}{2} \right) T_c \right] - R_c \left[\left(\delta + \frac{\Delta}{2} \right) T_c \right] \cong D_{\Delta}(\delta). \quad (1)$$

Praćenje sinhronizacije C/A koda TDL petljom

U primeru DLL petlje, grane diskriminatora moraju biti idealno balansirane. Ako je karakteristika diskriminatora nesimetrična, vrednost signala na izlazu iz petlje različita je od nule kada je greška estimacije jednaka nuli. Taj problem moguće je rešiti primenom TDL petlje, kod koje postoji samo jedan kanal diskriminatora. U odnosu na DLL petlju uticaj šuma je u ovom slučaju izraženiji [4]. Principska blok šema nekoherentne TDL petlje prikazana je na slici 4.



Slika 4 – Blok šema Tau-dither petlje praćenja
Figure 4 – Block diagram of the Tau-dither tracking loop

Dve grane diskriminatora funkcionalno se realizuju preko prekidača, koji se naizmenično prebacuje iz položaja označenog sa +1, koji odgovara *early* grani, i položaja označenog sa -1, koji odgovara *late* grani petlje. Na izlazu iz diskriminatora, pod istim pretpostavkama kao i u *early-late* petlji DLL dobija se greška

$$\varepsilon(t, \delta) = \frac{1}{2} \left\{ R_c^2 \left[\left(\delta - \frac{\Delta}{2} \right) T_c \right] - R_c^2 \left[\left(\delta + \frac{\Delta}{2} \right) T_c \right] \right\} - \frac{1}{2} q(t) \left\{ R_c^2 \left[\left(\delta - \frac{\Delta}{2} \right) T_c \right] - R_c^2 \left[\left(\delta + \frac{\Delta}{2} \right) T_c \right] \right\} \quad (2)$$

Prvi član ovog izraza predstavlja željeni signal, dok se drugi član sastoji od harmonika učestanosti podrhtavanja. Pod pretpostavkom da je učestanost podrhtavanja znatno veća od granične učestanosti filtra na izlazu iz petlje, dobija se

$$\varepsilon(t, \delta) \cong \frac{1}{2} \left\{ R_c^2 \left[\left(\delta - \frac{\Delta}{2} \right) T_c \right] - R_c^2 \left[\left(\delta + \frac{\Delta}{2} \right) T_c \right] \right\} \cong \frac{1}{2} D_{\Delta}(\delta) \quad (3)$$

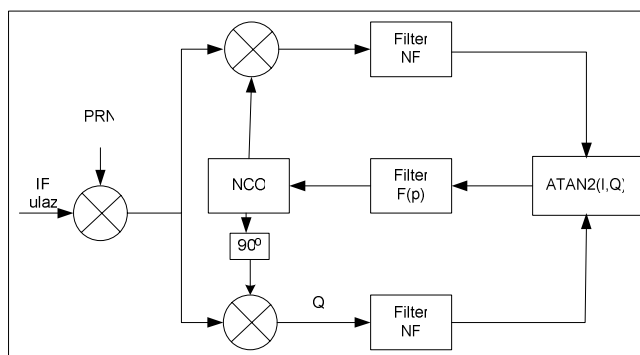
Na osnovu analize srednjih kvadratnih gubitaka petlje praćenja u zavisnosti od B_n/R_s dolazi se do zaključka da je TDL petlja za oko 1.06 dB lošija od DLL petlje [5].

Kako proizvod, propusnog opsega i periode trajanja *Dither* signala, $B_n T_d$ raste (obično smanjenje *dither* učestanosti u odnosu na PO filtra), srednja kvadratna greška takođe raste do 1.5 dB, u odnosu na DLL [5]. Radi analize uzeto je da je proizvod $B_n T_d = 4$ [5].

Sinhronizacija signala nosioca pomoću PLL petlje

U GPS prijemnicima primenjene su Costas-ove fazno zaključane PLL petlje praćenja jer su podaci u signalu postojani i nakon prolaska ulaznog signala kroz petlju praćenja učestanosti i petlju praćenja koda. Ove petlje neosetljive su na nagle promene faze od 180° , I i Q komponenti signala nakon njihovog izdvajanja, [4].

Na slici 5, prikazana je Costas-ova PLL petlja praćenja.



Slika 5 – Blok šema Costas-ove petlje praćenja
Figure 5 – Block diagram of the Costas-loop tracking

Petlja praćenja signala nosioca prihvata kontinualni signal modulisan navigacionim podacima. U bloku akvizicije određena je inicijalna vrednost učestanosti nosioca. Replika učestanosti nosioca generiše se u naponski kontrolisanom oscilatoru VCO, iz koga nastaju signal u fazi i signal u kvadraturi. Ova dva signala korelišu se sa ulaznim signalom, nakon čega se rezultati korelacije propuštaju kroz filter i komparator gde nastaje kontrolni signal za korekciju lokalno generisanog signala nosioca u VCO. Komparator I i Q signala neosetljiv je na promene faze nastale kao posledica promene bita navigacionih podataka. Na taj način, nakon određenog vremena, uspostavlja se stabilno stanje u petlji praćenja PLL.

Ulazni signal množi se najpre lokalno generisanom sinfaznom i kvadrifaznom replikom. Cilj Costas-ove petlje jeste da celokupnu energiju signala održi u I grani. Za tako nešto potrebna je korekcija lokalnog oscilatora. Ako se pretpostavi da je sva energija signala u I grani znači da je signal replike potpuno sinhronizovan sa ulaznim signalom.

Kosinusna funkcija replike pomešana je u odnosu na ulazni signal za 90° tako da će Qps komponenta signala biti na minimumu svoje vrednosti. Prilikom promene znaka čipova u SV signalu menjaće se i faze Ips i Qps komponenti za 180° .

Signali na izlazu diskriminatora daju faznu grešku koja služi za korekciju faze signala u oscilatoru, i izračunava se jednačinama (7) i (8).

$$\frac{Q^k}{I^k} = \tan(\phi) \quad (7)$$

$$\phi = \tan^{-1}\left(\frac{Q^k}{I^k}\right) \quad (8)$$

Na osnovu jednačine (8) vidi se da je fazna greška minimalna kada je komponenta signala u kvadraturi jednaka nuli a korelacija signala u fazi maksimalna. Primenom funkcije diskriminatora (ATAN2) izlaz diskriminatora je linearna funkcija u celokupnom opsegu od $\pm 180^\circ$.

Poređenje metoda sinhronizacije signala

S ciljem kritičke analize petlje praćenja sinhronizacije C/A koda, poređeni su rezultati DLL i TDL petlje praćenja. Inicijalizacija petlje praćenja sinhronizacije koda i signala nosioca započinje na osnovu podataka iz bloka akvizicije. Radi upoređivanja najpre su prikazani rezultati DLL petlje praćenja sinhronizacije signala.

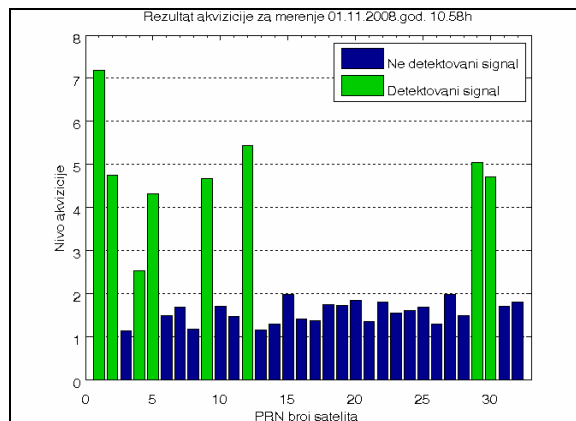
Rezultati akvizicije, koja je realizovana metodom ciklične konvolucije, na osnovu kojih je izvršena analiza, prikazani su u tabeli 1.

U skladu sa rezultatima iz tabele 1, na slici 6. prikazan je grafik signala detektovanih u procesu početne sinhronizacije. Ukupno je detektovano prisustvo osam signala različite srednje snage.

Tabela 1
Table 1

Rezultati akvizicije za merenje 01. 11. 2008. u 10.58 časova.
Results of the acquisitions measured on 01. 11. 2008. at 10:58.

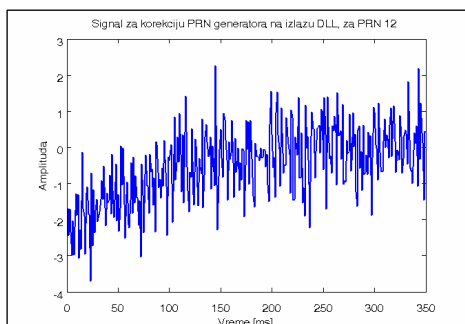
Kanal	PRN	MF	Doppler-ov ofset (Hz)	Ofset koda (čip)
1	1	4.20126e+004	3613	590
2	12	3.82117e+004	-188	5430
3	29	4.15521e+004	3152	6359
4	2	3.97805e+004	1380	5350
5	30	4.07248e+004	2325	1638
6	9	3.54957e+004	-2904	1324
7	5	3.90624e+004	662	3564
8	4	3.69474e+004	-1453	1010



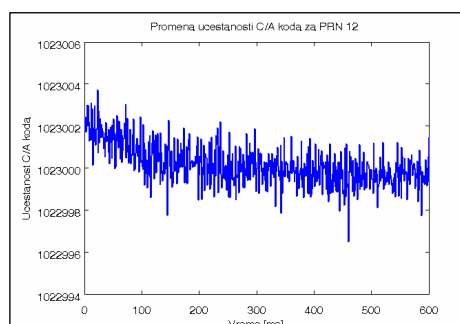
Slika 6 – Grafik detektovanih signala u procesu akvizicije
 Figure 6 – Graph of the detected signals in the process of acquisition

Na slici 7 prikazan je signal greške u DLL petlji praćenja za period merenja od 350 ms. Na slici 7 vide se iskakanja signala koja su posledica smetnji, odnosno šuma u signalu. Ovakve smetnje narušavaju izgled detektovanih bita i mogu da izazovu prekid praćenja i onemoguće detekciju. U optimalnim uslovima signal greške teži nuli, mada kod DLL petlje nikada nije nula za razliku od TDL petlje kada signal greške može biti nula. Na slici 7 uočava se da signal greške raste do ulaska petlje u stabilno stanje praćenja signala.

Kao posledica kretanja satelita ispoljava se Doppler-ov efekat na signalu. Na slici 8 prikazana je promena učestanosti C/A koda u vremenu. Maksimalni skok učestanosti ne prelazi 2 Hz, što je i ograničenje širine propusnog opsega petlje praćenja. S obzirom na to što su skokovi učestanosti, signalom greške vraćeni na neku srednju vrednost, govori da je sa uspehom održano praćenje sinhronizacije signala.



Slika 7 – Signal greške na izlazu DLL petlje praćenja za period 350 ms
 Figure 7 – Signal of the error at the output code in DLL the tracking loop for the period of 350 ms

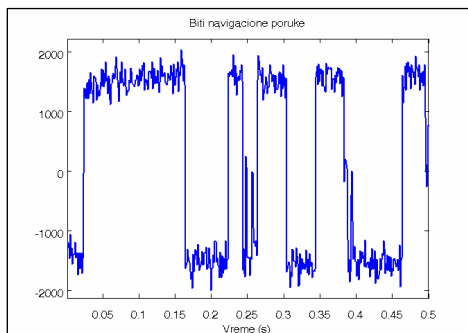


Slika 8 – Promena učestanosti C/A koda u vremenu
 Figure 8 – Change in C/A frequency in time

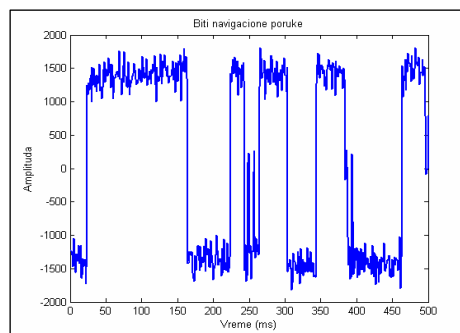
Realizacija TDL petlje praćenja sa vremenskom raspodelom, jednostavnija je u odnosu na *early-late* DLL petlju, jer poseduje jedan korelator manje. Na taj način dobija se na vremenu, tj. proces obrade je brži.

Na Slici 9 prikazani su biti navigacione poruke, detektovani DLL petljom. Posledica šuma izražena je kao podrhtavanje amplitude detektovanih bita. Skok učestanosti C/A koda sa slike 8 narušava detekciju bita, što se vidi na slici 9 u istom vremenskom trenutku. Ovakav dinamički poremećaj može da izazove prekid praćenja signala.

Na slici 10 prikazani su biti detektovani pomoću TDL petlje praćenja. Dinamički poremećaj koji se dogodio u 250 ms, može da izazove prekid praćenja, pri čemu je narušena amplituda i oblik detektovanog bita.



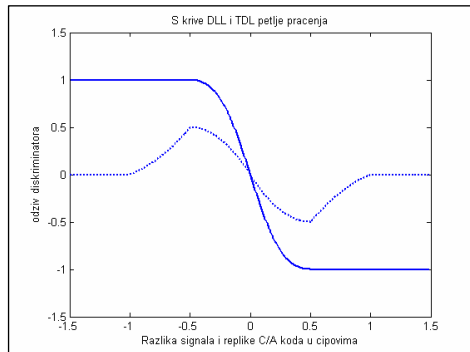
Slika 9 – Biti navigacione poruke detektovani pomoću DLL petlje
Figure 9 – Bits of the navigation message detected by the DLL loop



Slika 10 – Biti navigacione poruke detektovani pomoću TDL petlje
Figure 10 – Navigation message bits detected by the TDL loop

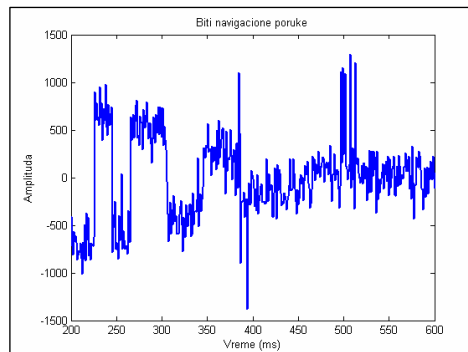
Odzivi diskriminatora DLL i TDL petlje praćenja sinhronizacije signala prikazani su na slici 11. Punom linijom prikazan je odziv DLL diskriminatora a isprekidanom odziv TDL diskriminatora. Upoređujući s krive DLL i TDL petlji sa slike 11 uočava se da TDL petlja praćenja ima manji signal greške u odnosu na DLL. To znači da DLL petlja brže vraća veće poremećaje signala na tačnu vrednost. Opseg rada DLL petlje u pogledu razdešenosti čipova iznosi od -1.5 do 1.5. Za TDL petlju oblast rada je od -1 do 1. Zbog toga TDL petlja neće moći da isprati razdešenost čipova veću od 1, što dovodi do prekida praćenja signala.

Na slici 12 prikazani su biti detektovani TDL petljom praćenja i prekid praćenja usled naglog poremećaja.



Slika 11 – Odstav diskriminatora DLL i TDL petlje praćenja

Figure 11 – Diskriminator response of the DLL and TDL tracking loop



Slika 12 – Prekid praćenja TDL petlje praćenja

Figure 12 – Stop in tracking the TDL Tracking loop

Biti navigacione poruke, slika 12, nastali su obradom signala koja je primenjena i u detekciji bita pomoću DLL petlje.

To govori da je TDL petlja neotpornija na šum u odnosu na DLL petlju. U prilog tome ide i teorija [5], gde je pokazano da TDL petlja za 1,5–2 dB ima lošije karakteristike u pogledu uticaja šuma u odnosu na DLL petlju praćenja sinhronizacije.

Podešavanje parametara DLL petlje praćenja

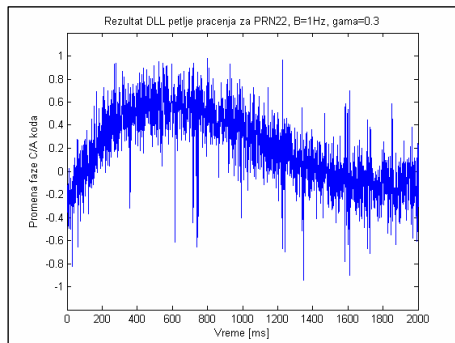
Za pravilnu detekciju bita navigacionih podataka neophodno je podešavati parametre DLL petlje praćenja sinhronizacije. Na izlaznu karakteristiku petlje praćenja utiču propusni opseg petlje praćenja i koeficijent prigušenja. Koeficijent prigušenja pokazuje brzinu reakcije filtra. Takođe, koeficijent prigušenja kontroliše koliki je odziv filtra. Koeficijent prigušenja obeležen je sa „gama“. Kraće vreme odziva prouzrokuje veći skok u izlaznoj funkciji filtra [2]. Drugi parametar DLL filtra je širina propusnog opsega B [2]. Za širi propusni opseg omogućuje više šuma u petlji praćenja i obrnuto. Ovaj parametar takođe zavisi od vremena odziva filtra. Ukoliko je propusni opseg širi, koeficijent prigušenja trebalo bi da bude manji, i obrnuto.

Na slici 13 i slici 14 prikazani su signali greške na izlazu DLL petlje prilikom praćenja signala za PRN19, pri čemu je $B=1$ Hz, $\gamma=0.3$. i $B=2$ Hz, $\gamma=0.7$, respektivno. Upoređivanjem ova dva signala uočava se da signal sa širim propusnim opsegom brže uspostavlja stabilno stanje praćenja sinhronizacije. Međutim, u takvom signalu ima više šuma u petlji praćenja. Nagle promene signala na ulazu, za slučaj užeg opsega B, prouzrokuje odskočni odziv signala na izlazu, kao na slici 13 u trenutku 400 ms. Na osnovu više analiza rezultata petlje praćenja, dolazi se do zaključka da je povoljna veličina širine propusnog opsega 2 Hz.

Nagle promene signala greške donekle se mogu regulisati pomoću podešavanja koeficijenta prigušenja γ . Većim koeficijentom prigušenja oscilacije signala na slici 14 manje su nego u slučaju na slici 13. Na osnovu analiza više signala dolazi se do zaključka da su povoljne vrednosti širine propusnog opsega i koeficijenta prigušenja $B=2\text{Hz}$ i $\gamma=0.7$. Na slici 14 prikazan je signal greške za PRN19 za slučaj kada je $B=2\text{Hz}$, $\gamma=0.7$.

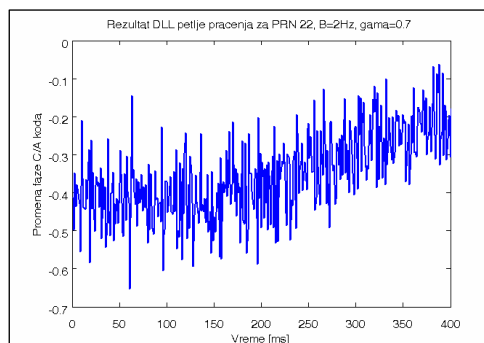
Dinamički poremećaj, na slici 15, može da dovede do prekida praćenja signala. Ovakva promena ulaznog signala odražava se i na izmerenu učestanost C/A koda, što je prikazano na slici 16.

S ciljem preciznog merenja Doppler-ove učestanosti potrebno da primeniti PLL petlju praćenja. Pri tom je potrebno obezbediti uži propusni opseg petlje praćenja. Pogodno rešenje su Costas-ove petlje koje omogućavaju detekciju podataka sa veoma malom verovatnoćom greške, što predstavlja jedan od osnovnih zahteva GPS prijemnika.



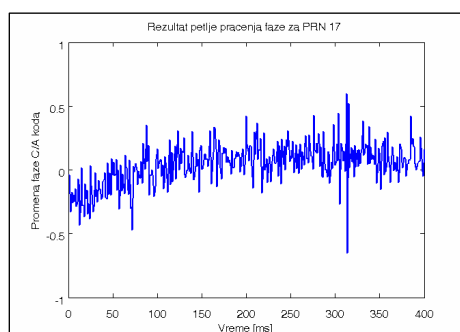
Slika 13 – Signal na izlazu DLL za PRN22, $B=1\text{ Hz}$, $\gamma=0.3$

Figure 13 – Signal on the DLL output for PRN22, $B = 1\text{ Hz}$, $\gamma = 0.3$



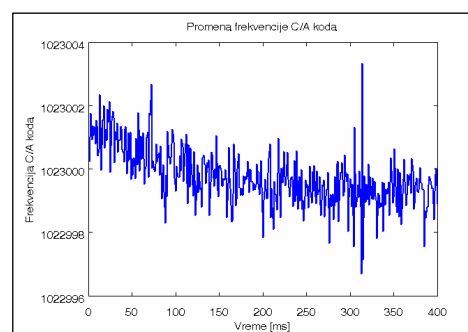
Slika 14 – Signal na izlazu DLL za PRN22, $B=2\text{ Hz}$, $\gamma=0.7$

Figure 14 – Signal on the DLL output for PRN22, $B = 2\text{ Hz}$, $\gamma = 0.7$



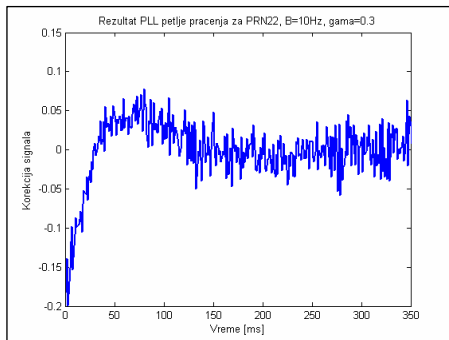
Slika 15 – Signal greške DLL petlje praćenja za PRN17

Figure 15 – Signal error DLL tracking loop for PRN17



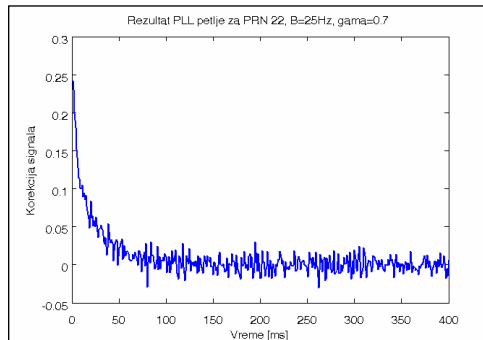
Slika 16 – Promena učestanosti C/A koda za PRN 17

Figure 16 – Change in frequency C / A code for PRN 17



Slika 17 – Signal na izlazu PLL za PRN22, B=10 Hz, $\gamma=0.3$

Figure 17 – The PLL output signal for PRN22, B = 10 Hz, $\gamma = 0.3$



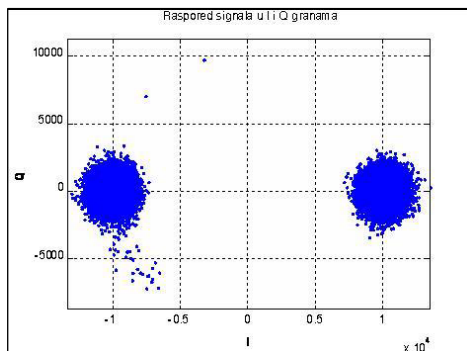
Slika 18 – Signal na izlazu PLL za PRN22, B=25 Hz, $\gamma=0.7$

Figure 18 – The PLL output signal for PRN22, B = 25 Hz, $\gamma = 0.7$

Kao i za slučaj petlje praćenja faze koda, i ovde je jasno izražen uticaj parametara petlje praćenja. Na slici 17 prikazan je rezultat petlje praćenja u zavisnosti od širine propusnog opsega i koeficijenta prigušenja, B=10 Hz, $\gamma=0.3$.

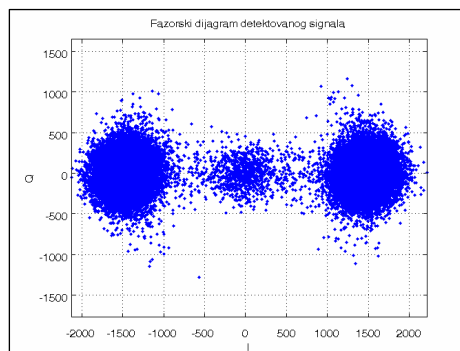
Upoređivanjem rezultata sa rezultatima prikazanim na slici 18 vidi se da signal na slici 18 ima brži odziv zbog šireg propusnog opsega. Oscilacije u signalu greške manje su zbog većeg koeficijenta prigušenja.

Izbor koeficijenta prigušenja predstavlja kompromis između prigušenja oscilacija i vremena odziva. Najčešće se uzima kao 0.7, pri čemu je vreme odziva relativno kratko, a signal na izlazu sa blagim oscilacijama.



Slika 19 – Raspored signala u I i Q grani petlje praćenja

Figure 19 – Signal distribution in I and Q branch of the loop tracking



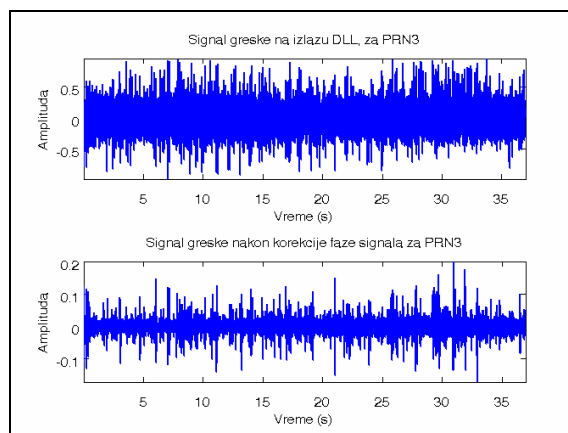
Slika 20 – Fazorski dijagram detektovanog signala, za PRN3

Figure 20 – Fazor diagram of detected signal for PRN3

Širi propusni opseg omogućava i veći šum unutar petlje praćenja, što može da izazove prekid praćenja. Za uži propusni opseg brzina odziva petlje praćenja je manja, ali nakon zaključavanja signala nosioca, omogućava preciznija merenja parametara. Tipična vrednost propusnog opsega PLL petlje praćenja za GPS prijemnike iznosi 20 Hz.

Detektovani signal može se predstaviti kao fazorski dijagram, kako je prikazano na slici 19. S obzirom na to što je GPS signal BPSK modulisan, komponente signala grupisane su oko dve glavne tačke. Međutim, zbog uticaja šuma, sve tačke neće biti grupisane kao na slici 19, što delimično može da se reši povećanjem broja odbiraka. Na slici 19 prikazani su biti sa šesnaestobitnim odabiranjem a na slici 20 sa osmobitnim odabiranjem. Na slici 20 prikazan je fazorski dijagram I i Q signala za PRN3. Detektovani biti nisu u potpunosti usaglašeni sa fazom 0 i π . U toku provere parnosti u odlučivaču može doći do odbacivanja čitavog podbloka podataka, što zahteva ponovno učitavanje i dodatno vreme obrade. Signal greške PLL petlje praćenja, za ovaj signal, prikazan je na slici 21. Primenom NDA algoritma moguće je korigovati fazu detektovanih bita u određenoj meri. Na slici 21 prikazan je signal greške pre i nakon NDA korekcije faze signala. Primenom NDA algoritma signal greške na izlazu PLL petlje praćenja teži nuli, [6], [7].

Time se postiže povećanje verovatnoće detekcije i ubrzava rad prijemnika. Dobitak je naročito ispoljen kod signala male srednje snage.



Slika 21 – Korekcija faze signala za PRN3
Figure 21 – Signal phase correction for PRN3

Zaključak

Cilj rada je da na osnovu analize karakteristika različitih metoda sinhronizacije signala predloži najpogodnije rešenje za implementaciju u softverskom GPS prijemniku. Nakon procesa akvizicije analiziran je pro-

ces praćenja sinhronizacije faze C/A koda i učestanosti signala nosioca. Rezultati dobijeni primenom računarske simulacije za TDL petlje praćenja pokazali su neotpornost petlje praćenja na dinamičke poremećaje i šum. Zaključeno je da je DLL petlja praćenja sinhronizacije, sa šest korelatora najpogodnija metoda.

U okviru rada, pokazano je na koji način i u kojoj meri na kvalitet dobijenog rešenja GPS prijemnika utiču parametri petlje praćenja, i to: propusni opseg i koeficijent prigušenja. Na osnovu rezultata analize zaključeno je da koeficijent prigušenja za male vrednosti bliske nuli prouzrokuje odziv petlje praćenja koji će oscilovati do ulaska u stabilno stanje. Za koeficijente prigušenja bliske jedinici pokazano je da je odziv petlje praćenja sporiji, ali bez oscilacija. Iz tog razloga zaključeno je da je najpogodnije kompromisno rešenje u kome je koeficijent prigušenja vrednosti 0.7, što se primenjuje i u petlji praćenja faze koda i petlji praćenja učestanosti signala.

Drugi parametar petlje praćenja, širina propusnog opsega, ima značajnu ulogu u realizaciji procesa praćenja. Pokazano je da u okviru petlje praćenja koda za male vrednosti širine propusnog opsega, do 1 Hz, petlja ne može da održi praćenje signala za nagle dinamičke poremećaje, zbog čega je povoljnije usvojiti vrednost širine propusnog opsega od 2 Hz. Za petlju praćenja učestanosti signala, realizovanu kao Costas-ova PLL, na osnovu velikog broja simulacija pokazano je da je kompromisno rešenje širine propusnog opsega od 20 Hz. Naime uži propusni opseg u ovom slučaju dovodi do prestanka praćenja signala usled dinamičkih poremećaja. Ukoliko je primenjen širi propusni opseg gubi se preciznost u praćenju promena učestanosti signala nosioca što može dovesti do pogrešne detekcije navigacionih bita.

Literatura

- [1] Kaplan, E., *Understanding GPS Principles and Applications*, MitreCorporation, Bedford MA, 1996.
- [2] Rander P., Borre K., *Software-Defined GPS and Galileo Receiver*, Birkhauser 2006.
- [3] Parkinson, B.W., J. J. Spilker, Vol1, *Global Positioning System: Theory and Applications*, American Institute of Aeronautics and Astronautic, Washington.
- [4] Dukić M. L., *Principi telekomunikacija*, Akademska misao, Beograd 2008.
- [5] Marvin K. Simon, ..., *Spread Spectrum Communication Handbook* McGraw-Hill, New York 1994.
- [6] Heinrich M., Moeneclaey M., *Synchronization, Channel Estimation, and Signal Processing*, John Wiley & Sons, New York 1998.
- [7] Radojević, S., Ćurčić, J., Tačnost i modernizacija globalnog pozicionog sistema, *Vojnotehnički glasnik*, vol. 57, broj 4, pp. 108–131, ISSN 0042-8469, UDC 623+355/359, Beograd, 2009.

SELECTION OF THE SIGNAL SYNCHRONIZATION METHOD IN SOFTWARE GPS RECEIVERS

Summary:

Introduction

This paper presents a critical analysis of the signal processing flow carried out in a software GPS receiver and a critical comparison of different architectures for signal processing within the GPS receiver. A model of software receivers is shown. Based on the displayed model, a receiver has been realised in the MATLAB software package, in which the simulations of signal processing were carried out.

The aim of this paper is to demonstrate the advantages and disadvantages of different methods of the synchronization of signals in the receiver, and to propose a solution acceptable for possible implementation.

The signal processing flow was observed from the input circuit to the extraction of the bits of the navigation message. The entire signal processing was performed on the L1 signal and the data collected by the input circuit SE4110. A radio signal from the satellite was accepted with the input circuit, filtered and translated into a digital form. The input circuit ends with the hardware of the receiver. A digital signal from the input circuit is brought into the PC Pentium 4 (AMD 3000 +) where the receiver is realised in Matlab.

Model of software gps receiver

The first level of processing is signal acquisition. Signal acquisition was realized using the cyclic convolution. The acquisition process was carried out by measuring signals from satellites, and these parameters are passed to the next level of processing. The next level was done by monitoring the synchronization signal and extracting the navigation message bits. On the basis of the detection of the navigation message the receiver calculates the position of a satellite and then, based on the position of the satellite, its own position.

Tracking of gps signal synchronization

In order to select the most acceptable method of signal synchronization in the receiver, different methods of signal synchronization are compared. The early-late-DLL (Delay Lock Loop), TDL (Tau Dither Loop) and Costas's PLL (Phase Lock Loop) models of loop tracking of signal synchronization are presented. The analysis is performed by processing the signals from the same satellite and under the same conditions of the initial signal synchronization. The multiple signal processing showed the advantages and disadvantages of the particular methods and the most acceptable solution proved to be the implementation of the DLL tracking loop phase synchronization and the code tracking loop PLL carrier frequency synchronization. The influence of the parameters of the loop itself is shown as well.

After the extraction of navigation bits, all bit extracts do not come with an equal phase. This may lead to a wrong decision in rejecting the Decider and bits. Therefore, the paper proposes an additional synchronization of the extracted bits selected by the navigation messages NDA (Non-Data-Aided) algorithm in order to perform their correct detection and to position the receiver much faster.

Comparison of methods of signal synchronization

Based on the analysis of the methods, the simulation results are compared. The results showed that the TDL loop is not resistant to dynamic disturbances of signals, since the synchronization tracking breaks up. In addition, this loop shows susceptibility to the noise from free space. These are sufficient reasons to propose the implementation of the DLL signal tracking loop as an acceptable solution.

In addition to the proposal of the tracking loop, tracking loop coefficient values are determined.

Conclusion

The performed analysis showed that the TDL loop is not resistant to noise and dynamic disorders of the input signal. Therefore, an appropriate solution for the implementation is the DLL loop with six correlates.

The DLL tracking loop coefficients are determined as a compromise solution and they are $B = 2\text{Hz}$ and $\gamma = 0.7$. Also, the coefficients of the PLL tracking loop of frequency synchronization are $B = 20\text{Hz}$ and $\gamma = 0.7$.

The application of the NDA algorithm results in an additional synchronization of the navigation bit message, thus making the receiver operate faster and more precisely.

Key words: GPS, software receiver, signal tracking, bit synchronisation, DLL, TDL, PLL.

Datum prijema članka: 21. 10. 2009.

Datum dostavljanja ispravki rukopisa: 20. 12. 2010.

Datum konačnog prihvatanja članka za objavljivanje: 23. 12. 2010.